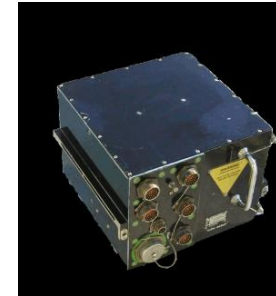
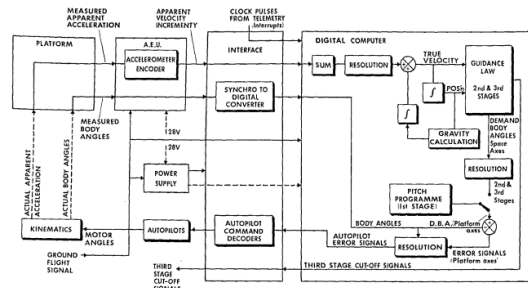




Korrigierte Version vom
5.5.2014.
Danke für das Feedback!

Die Elliott-900 Serie

VCFe 2014, Dr. Erik Baigar



Elliott-900 Serie – 1961-1985:

- Elliott-Brothers – Die Firma
- Computer von Elliott – Zeitlicher Kontext
- Architektur der 900-Serie (Überblick)
- Anwendungen – Zivil und Militär
- Kuriositäten
- Referenzen / Warum?



Elliott Brothers [3-6] „Computer“:

(Viele weitere Bereiche im Konzern: Instrumente, Telekom,...)

ca. 1804 Gründung d. William Elliott

1850 Frederick und Charles Elliott steigen ein
-> Elliott Brothers

1910 Flugzeuginstrumente/Leitrechner (Analog)

1960 Elliott Automation (10k MA)

1966 Eigene Halbleiter Fab (35k MA)

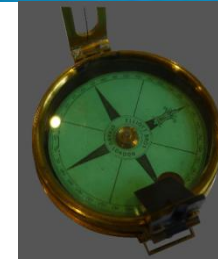
1968 Mergers in English Electric / in GEC

1969 „Finaler“ Name Marconi-Elliott-Avionics

1978 Marconi Avionics Ltd

1993 Umorganisationen/Aufteilung

1999 „Einverleibt“ in BAE Systems . . . Heute



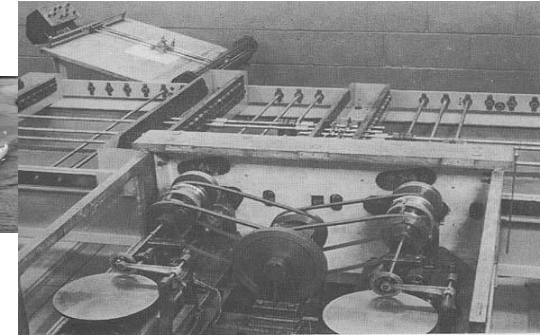
1860



1920



1930



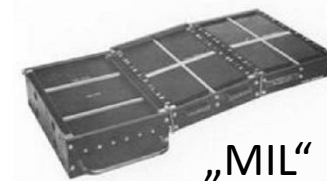
1965
„Zivil“
Digital



1974
„MIL“
only

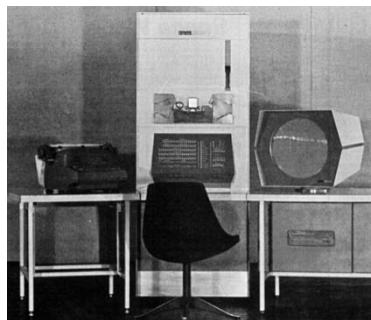
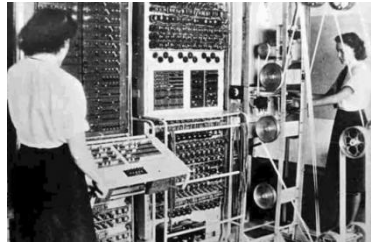


1970



„MIL“

Zeitlicher Kontext [1,4,5] – frühe digitale Computer:



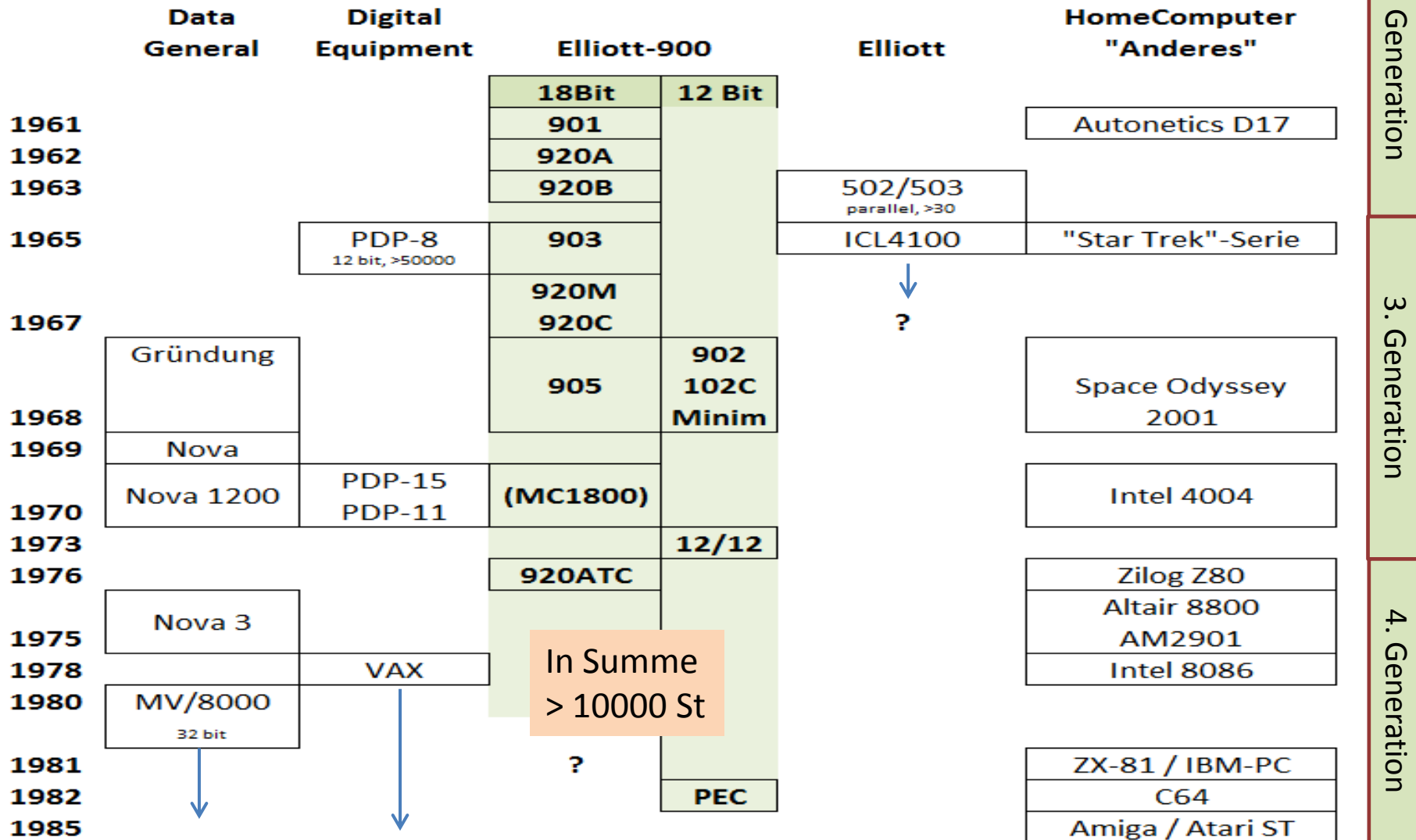
	Digital Equipment	Elliott-900	Elliott	HomeComputer "Anderes"
1938				Z1 Mechanik
1944				Colossus Von Neumann Turing's ACE Z4 (Relais)
1945				ENIAC Röhren
1946				Pilot ACE 800 Röhren / 1MHz
1950			152 Williams CRT, MIL, 64bit	
1953			400, 402, 403 5kW, 32bit, 200us ADD, >30	
1954				IBM 704 FPU, "Massenprodukt", Röhren EE DEUCE Turingdesign, 200us ADD
1958	Gründung		802 5kW, 39bit, 7us ADD, Transistoren, >220 bitseriell	
1959	PDP-1 18 bit, 4k, >50	18Bit	12 Bit	
1961		901		Autonetics D17 Guidance, Minuteman-I, 24/27 bit

1. Generation

2. Generation

Elliotts: UK-Pionier der „Computerei“

Zeitlicher Kontext [1,4,5] – „späte“ digitale Computer:



Warum unterschiedliche Wortlängen (12, 13 & 18 Bit)?

Anpassung von Größe/Verbrauch&Komplexität an die Anwendung:

Wiss. Rechnen, Finanzen, Navigation: 18 Bit (z.B. 903 2 Kabinetts)

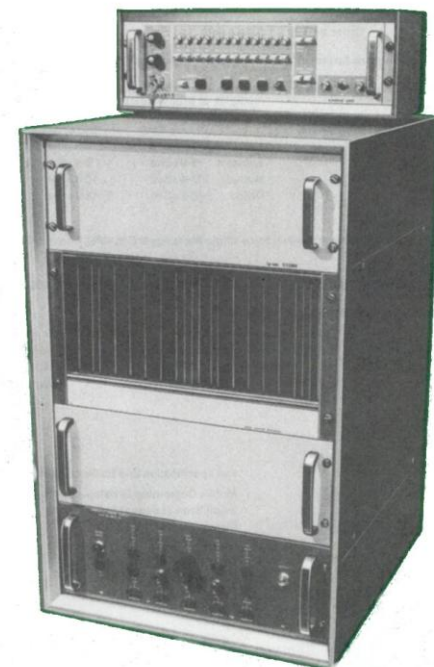
Mobiles Rechnen, Steueraufgaben: 12 Bit (z.B. 902-1 Kabinett)

Hardware & Software trotzdem ähnlich und „einfach“ portierbar!

903:

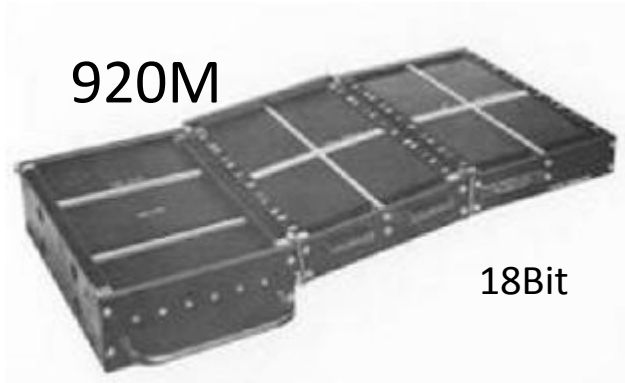


902:

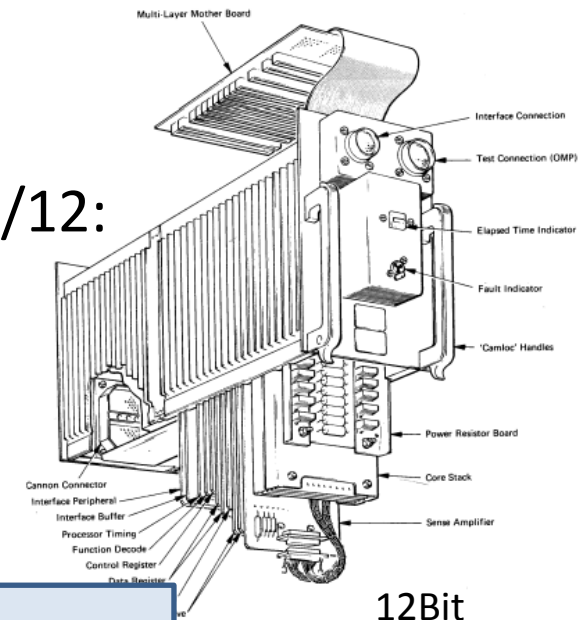


1965-
1968

Wie sahen die Elliotts aus [1,2,6,9,10]?



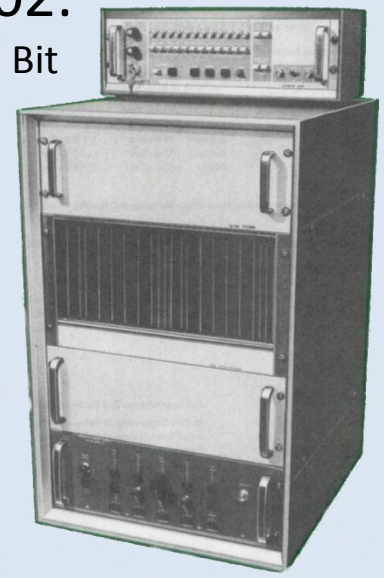
12/12:



903:
18Bit



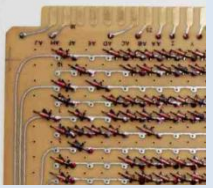
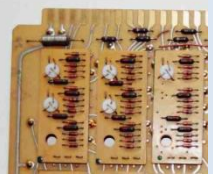
902:
12 Bit






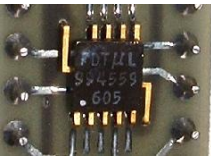


PEC:



„ROM“:



Implementierungen 1960-1980 [1,5,6,14]:

	Add	Processor Cycle	Memory Std/Max	Memory		Memory Std/Max	Processor Cycle	Add
				18Bit	12 Bit			
 901: Ge?								
 Si	1962			920A				
	1963	23μs	6μs	8k/64k	920B			
		10μs 2.2μs	2-5μs 1μs	8k/32k 8k/128k	920M 920C			
 DTL	1967				902 102C			
	1968	?	1-2μs	8k/128k	905	Minim	4k/32k	2.4μs
 TTL	1970		?	(MC1800)				
	1973					12/12	4k/32k	2μs
 LSI	1976	2μs	?	16k/256k	920ATC (HW-FPU)			
	1980							
	1982	Register im Core		?	PEC	8k/8k	1.2μs	<2μs

10 mal mehr Speed & Memory

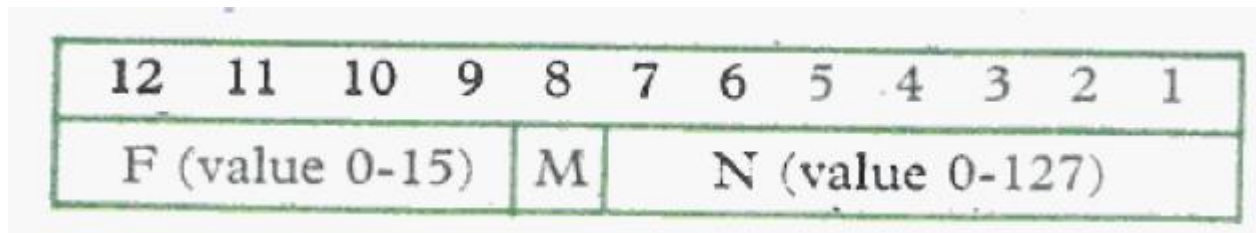
Die Elliott-Architektur hat den kompletten Wandel der Computertechnik vom Einzeltransistor bis hin zu LSI ALU-Chips mitgemacht.

Elliott Brothers 900 – Überblick Architektur [1,5,12]:

Register A (Akku, 12 oder 18 Bit) und **B** (11 oder 17 Bit).

B als Index-Register und für MUL/DIV; **SCR** Programmzähler

12 Bit Kommando-Wort (Memory 4k/max. 32k-Worte):



Die 12-Bit-Variante besitzt noch ein Segment-Register **D** (Schaltbar über M) zum Speicherzugriff auf $128 * D + N$

18 Bit Kommando-Wort (Memory 8k/max. 128k-Worte):

B	F	N
Digit 18	Digits 17-14	Digits 13-1
B is a modifier	F is a function	N is an address

B-Bit Aktiviert Adressierung mittels Index-Register B

Funktionscodes (12 und 18 Bit):

0	N	Set B register	
1	N	Add	
2	N	Negate and Add	
3	N	Store Auxiliary Register	
4	N	Read	
5	N	Write	
6	N	Collate	
7	N	Jump if zero	$A < 0$
		Jump if zero	$A > 0$
		Jump if zero	$A = 0$
8	N	Jump	
9	N	Jump if negative	$A \geq 0$
		Jump if negative	$A < 0$
10	N	Count in Store	
11	N	Store SCR	
12	N	Multiply	
13	N	Divide	
14	0-36 and 8156-8191	Left Shift or Right Shift	n places
14	2048-6143	Block Input or Output	n words

Bei **Funktionen 14 und 15** wird über den Wert N eine Auswahl an Subfunktionen (MUL, DIV, IO, Interrupt-handling, Timer etc.) zur Verfügung gestellt.

18-Bitter können den Zugriff übers **Indexregister** pro Wort aktivieren, bei den 12 Bittern ist das nur direkt nach der Funktion 0 für einen Zyklus aktiviert!

Archaisch (und daher bemerkenswert) ist...

- Es gibt keinen **Stack** (d.h. man muss selber einen „Basteln“).
- Es gibt kein **Carry-Flag** -> Man muss das oberste Bit selber prüfen und beim Rechnen aufpassen.
- Wie funktionieren **Unterprogrammaufrufe**?

Modern: Meist Rücksprungadresse auf Stack (Ausnahme z.B. ARM)!

DG-Nova: Rücksprungadresse geht in Register AC3

PDP-8: Adresse kommt ins erste Wort des Unterprogramms

Die Rücksprungadresse wird in die über N (ggf. mit Modifikation) spezifizierte Core-Adresse gelegt und die Zieladresse kommt aus der über das Indexregister B spezifizierten Speicheradresse.

- Fast alle Maschinen haben **Kernspeicher** (einige späte auch ROMs), um schnell starten zu können und wg. MIL-SPEC.
- Die frühen Varianten der 18-Bit-Maschinen hatten **keine Register** im eigentlichen Sinne – sie wurden in Kernspeicher gehalten.
- Die **Division** ist „strange“ -> lieber Multiplikation mit Kehrwert.
- **Asynchrone Speicherzugriffe** -> Speicher bestimmt Geschwindigkeit / blockiert die gesamte Maschine.

Elliott Brothers – 12 Bit Software, wie sieht das aus?

AssemblerCode (902 Bootloader, 1969):

	Location	F	M	N	
	5	0	0	1	constant (+1)
Entry →	6	5	0	17	write modifier
→	7	15	0	0	read 1st character
→	8	7	1	2	test for blank
	9	14	0	122	shift into E
	10	15	0	0	read 2nd character
	11	14	0	6	form word
	12	0	0	17	} write into location defined by modifier
	13	5	0	16	
	14	4	0	17	
	15	1	0	5	} Increment modifier
	(16)	8	1	10)	

SAP (1970):

```
( Test Float-Integer-Float )
/4 /tmp2      ( Get x*x*x )
/6 /tmp2      ( Store as Integer )
+0           ( Suspend FP )
/10 /tmp2     ( Increment! )
/0 \LQFPRT   ( Engage FP )
/11 0;0      ( again )
/3 /tmp2     ( Get Back Integer )
15 1:0      ( Print result )
```

Eigener Assembler, 12/12, 2008-Heute:

```
RDPL5L      ; Read data sent during last transmission via WDPL5L
            ; This data is sent back by the panel automatically
RDPL5H      ; Read pushbutton-data from panel
MTA 0b110100100101 ; Transmit 0 as low WORD of the 24 bit datagram,
WDPL5L      ; which is going to be sent back by the panel.
INC IRQ1count ; Increment Counter
SHR 5       ; Shift Accu Right by 4 bits
ANDP DOFFS(BulbMask); Mask out relevant counter
STA IRQ1tmp ; Save offset
LDI IRQ1tmp ; Get datagram to send
LDAP DOFFS(BulbData);
```

Software sonst:

- Assembler
- Algol
- Fortran
- Coral, BASIC
- „KEIN OS“



Anwendungen:

Europa (ab 11)

Nimrod, 920A



Jaguar, 920M



MIL-SPEC

Zivil

Steuerung: München: Verkehrsleitsystem;
Luftraumkontrolle; Druckmaschinen;
Anlagenüberwachung (z.B. Sellafield?);
Textilindustrie; Metallverarbeitung; ...

Forschung Diffraktometrie; Simualtion;
Sheffield, Cambridge,...: Universitäten

Schulen: Eaton 1966, Romford 1967 und ab
1970 viele weitere (Teilweise dann BASIC).

Kuriositäten – Kosygin [4,6,11]:

1967 besucht Alexei Kosygin, damals Ministerpräsident der UdSSR, London – bei einer Besichtigung der Elliott Automation Werke in Rochester zeigt und erklärt man ihm die damals streng geheime und neue 920M:

920M, 8k,
Faltgehäuse



Dt. Museum

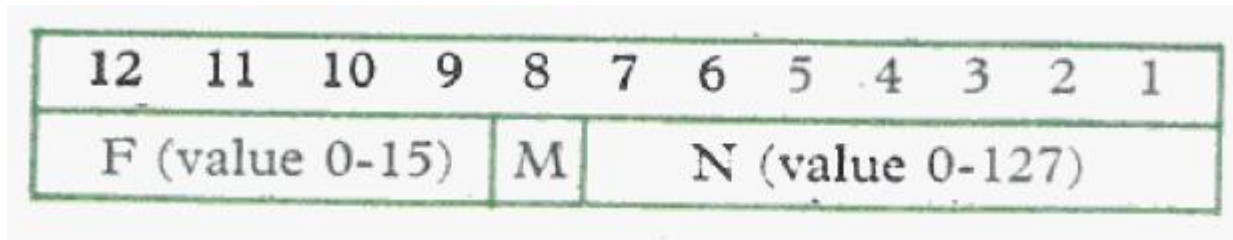


Anwendung findet diese Maschine erst im 1973 eingeführten SEPECAT Jaguar



Kuriositäten – Immediate Kommandos [6]:

Insbesondere die 12-Bit Maschinen waren schwer zu programmieren:
Laden des Akkus mit einem Wert nur via Speicherzelle, was der Assembler
SAP automatisch erledigte (Bsp.: 4 +42 lädt A mit 42 via ZeroPage):



„Vaughan Programming Services“ sollte ab 1967 Compiler für die 12-Bitter entwickeln, jedoch erklärte die Chefin, Dina St. Johnston, die Kisten für *unprogrammierbar* ohne Immediate-Kommandos -> „Nachrüstung“ von zwei Immediate-Befehlen als einzige 2-Wort-Kommandos der Architektur.

(18-Bit Maschinen haben das nicht „bekommen“)

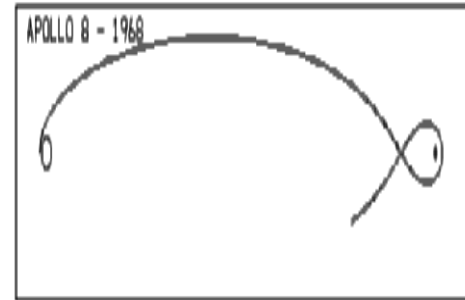
Anmerkung: Die DG-Nova Architektur in den USA hatte das identische „Problem“ und hier wurden ebenfalls von der Firma Rolm bei der Realisierung der MIL-SPEC Novas (1602,...) ebenfalls Immediate-Kommandos nachgerüstet!



Heute: Alter der Architektur inzwischen >50 Jahre

Simulation: Es gibt mindestens 3 aktuell lauffähige Simulatoren:

- VAX-Version (1980er, Terry Froggatt), portiert auf moderne Plattformen mit Demos: [Sim900a1-NT](#)
- Simulator von Hans Pufal (Source Lost)
- F# Simulator (new!) from Andrew Herbert [13]



Maschinen [6,3]:

- **6 lauffähige 900er** 18-Bit Kabinett-Maschinen in UK (3+3)
- **3 St. 12/12** – bei mir / Keine „Deskside“ 902.
- Mehrere 100 Embedded 12/12 im Tornado AFDS
- Etliche 102C als Autothrottle in Boeing 747-100



Wie kommt man auf die „Elliotts“?

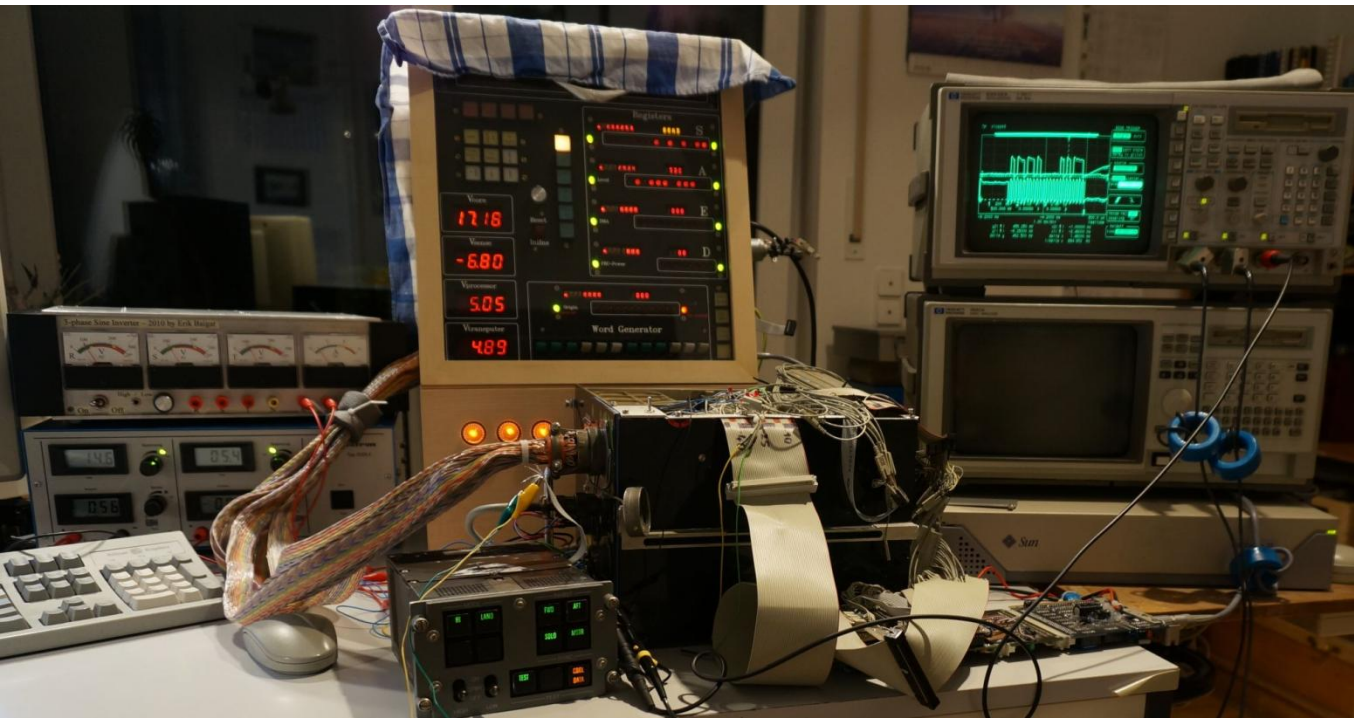
- 2003 Kauf der PEC (12/12) auf eBay.
- 2005 Analyse Memory-System, DIP-Switch statt Memory -> Erste Kommandos entschlüsselt & ALU reverse engineered.
- 2006 Memory via Transputer von extern Schreib/Lesbar, Interface zu eigenem Assembler, 80% der Kommandos klar.
- 2007 Assembler „lernt“ Macros; Report an mailing-Liste -> **Erster Hinweis auf Elliotts.**
- 2008 Interrupts verstanden und Schnittstellen analysiert -> PEC-TOS 0.8.
- 2011 Eigenes Panel (OMP) & Inverter.
- 2014 Originales Panel aus Tornado (eBay) angeschlossen, PEC-TOS 1.11.



Danke an: Terry Froggatt, Simon Lavington, Rod Brown, Roger Holmes, RAF Museum (London), FASTA, Chris Bartlett (RAA), Peter Fraser, Chris Corkish, Don Hunter, MOSI , FASTA, ..., Pia.

Ausstellung im Vorraum: Rolm MIL-SPEC Computer; 12/12 airborne Elliott 900 aus Tornado

Die Reise geht weiter... – Aktueller Setup mit 12/12 [2,8]



erik@baigar.de

©2014, Dr. Erik Baigar,
Gotzmannstrasse 5/1,
D81245 München

Referenzen:

- [1] [Simon Lavington, „Moving Targets“, ISBN-10: 1848829329](#)
- [2] <http://www.programmer-electronic-control.de/index.html>
- [3] [http://www.rochesteravionicarchives.co.uk/History of Elliott Brothers](http://www.rochesteravionicarchives.co.uk/History_of_Elliott_Brothers)
- [4] Wikipedia (UK,DE)
- [5] [CCS, Terry Froggatt et. al., http://www.ourcomputerheritage.org](http://www.ourcomputerheritage.org)
- [6] Terry Froggatt, persönliche Mitteilung, [Terry's Homepage](#)
- [7] [Jet Art Aviation](#) – Braucht jemand ein kultiges Fortbewegungsmittel?
- [8] Vintage Log: <http://www.baigar.de/TornadoComputerUnit/TimeLine.html>
- [9] [Resurrection 55,2011](#), ISSN 0958-7403, **The Bulletin of the Computer Conservation Society**
- [10] <http://www.ourcomputerheritage.org/E5%20Elliott%20920ATC.htm>
- [11] <http://www.britishpathe.com/>
- [12] [902 Facts Card](#) 1969 und [BCS Pilotstudie zur 900-Serie](#) von T. Froggatt 2004
- [13] Grosses Archiv und neuer Simulator von Andrew Herbert
http://homepage.ntlworld.com/andrew.herbert1/andrew_herbert/elliott.html
- [14] Frühe ICs: <http://homepages.nildram.co.uk/~wylie/ICs/monolith.htm>

Appendix1:

Geschichte Elliott

- Firmensitz London bis 1960
- Dann Expansion Lewisham (Heute auch Greater London SO)
 - separates Gebäude f. Admiralty (Hang z. MIL-SPEC)
 - Mech Computa & Meßgeräte
- 1950 neue Fab & Entwicklung in Borehamwood (N.v. London)
Digital Area: & Viel Innovation (Tony Hoare: Algol)
- 1965er: Druck durch Konkurrenz → Verhandlung mit ICL
Transfer MIL-Computer u. Rochester → Brain-Drain
(z.B. Tony in 1965). Rochester überlebt schließlich Borehamwood
& die ICL-Sache & ist heute BAE

Appendix2a:

Frühe Computer

1. Generation - Röhren

- Frühe Computer: Einzelstücke & spezialisiert (Nicht frei programmierbar)
- A Turing, 1930er: Arbeit z. Entscheidbarkeit: Turingmaschine
- Z3 (22 bit, FPU, 1941, Relais & 64 Datenwörter): Rechenantast ^{No 0} jumps
- Colossus & ENIAC (17k-Tubes, Elec - Numerical - Integrator - Anal. Calc. Ballistics)
- Z4: Relais-Maschine + Pilot-ACE: Delay-Line-Mem & Röhren
- FPU: 32bit / 64 Worte, Mod: 7ms 350 Worte, 7MHz, Add 6µs-7ms
- ↓ 1st. and verwendet an ETH VPL: Ext. Bedienaufträge, 800 Röhren
- ↓ Kommerzialisierung mit Williams Tubes & Kernspeicher ab 1950: RAM
- 152/153: mit 16bit Daten, 6bit Instruktion Williams-Tubes
- 2 parallele ALUs; 2812 Inst./s; Tubes
- 400: Drum-Memory; 32/36 Bit bitseriell 3k Worte Memory
- Später sogar mit FPU; Von SD St. verbaut: Science & Economy



Appendix2b:

IBM 704: Massenfertigung mit FPU: 60 km/h \approx 2x schneller als 600
 F/Mount. in Summe > 720 Maschinen: Tubes & Core
 Verkauf IBM's größtenteils an die Defense!

EE-Denue: Kommerzieller Pilot ACE 32bit Daten: 8192 Worte Drum
 High-Delay-Line MVL: 2ms > 30 Verkauf

← Ende 1. Gen: 2. Generation: Transition →

802: 33/39 Bits bitseriell; 8k-Core Tubes nur noch im Core
> 720 verkauft 7ms AOD Späts 503: bit parallel in FPU
 72811 Backup-Strom ≈ 7963

PDP 7: Erster "Mini", 18bit, 6k core
 und > 50 verkauft.

901 = 18bit
 F. Programmierbarkeit:
 Nur typ